

JZ4740

32 Bits Microprocessor

Application Notes 03

Oscillation Circuit Design Guide

Revision: 1.0

Date: Sep. 2008



北京君正集成电路股份有限公司
Ingenic Semiconductor Co., Ltd.

JZ4740 32Bits Microprocessor

Application Notes 03

Oscillation Circuit Design Guide

Copyright © Ingenic Semiconductor Co. Ltd 2008. All rights reserved.

Release history

Date	Revision	Change
Sep. 2008	1.0	First release

Disclaimer

This documentation is provided for use with Ingenic products. No license to Ingenic property rights is granted. Ingenic assumes no liability, provides no warranty either expressed or implied relating to the usage, or intellectual property right infringement except as provided for by Ingenic Terms and Conditions of Sale.

Ingenic products are not designed for and should not be used in any medical or life sustaining or supporting equipment.

All information in this document should be treated as preliminary. Ingenic may make changes to this document without notice. Anyone relying on this documentation should contact Ingenic for the current documentation and errata.

Ingenic Semiconductor Co., Ltd.

Room 108, Building A, Information Center, Zhongguancun Software Park

8 Dongbeiwang West Road, Haidian District, Beijing, China,

Tel: 86-10-82826661

Fax: 86-10-82825845

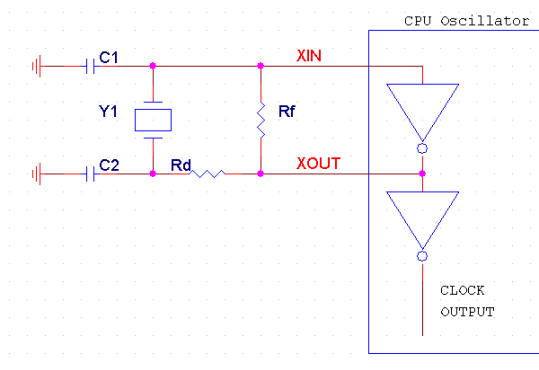
Http: //www.ingenic.cn

晶体振荡电路设计指南

本文的目的是指引用户在 JZ4740, JZ4732, JZ4725, JZ4720 系列 SOC 芯片方案应用中主时钟和 RTC 时钟晶体振荡电路的设计。

1. 典型晶体振荡电路原理图

下图是一个典型的 CMOS 反相器振荡电路



图表 0-1 典型晶体振荡电路原理图

R_f 是 CMOS 反向器的反馈电阻，它将反向器偏置在线性区域内。通常情况下，选择的值在 1M 欧与 10M 欧之间。

R_d 将反向器的输出与晶体隔离开来，并防止寄生高频振荡，以便获得良好的波形，还可以降低振荡电路的功耗。 R_d 的最佳值取决于工作频率和所需的稳定性。

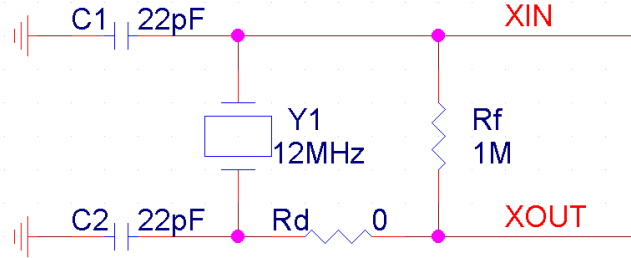
C_1 和 C_2 并联组合构成 C_p ， C_1 和 C_2 要相等。 C_p 的最佳值确定晶体振荡器的质量和频率稳定性。通常，晶体制造商的数据表会指定晶体的建议负载(CL)。 $CL=C_p+C_s$ ， C_s 是 CPU 管脚以及走线过孔带来的电容负载，一般是 2pF~6pF。

例如：从某晶体制造商的数据表里查得 12M 晶体的 CL 是 16pF，通过上述公式得出 C_p 为 10pF~14pF，则 $C_1=C_2$ 为 20pF~28pF。

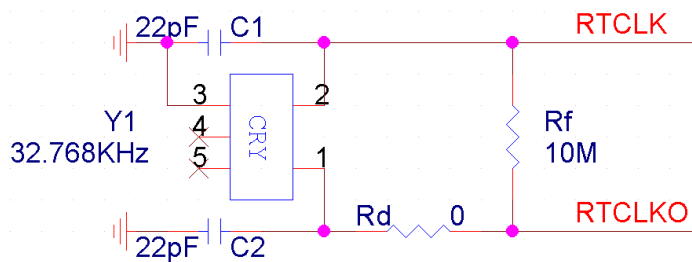
电阻和电容的选择取决于各种因素，如反向器增益、频率稳定性、功耗、晶体特性、启动时间和电路板布线等。可能需要进行多次“尝试—失败”方法来寻找这些电阻和电容的最佳值。

2. 参考电路

下面给出主时钟（12M）晶体振荡电路的参考原理图和推荐参数



下面给出 RTC 时钟（32.768k）晶体振荡电路的参考原理图和推荐参数



3. 阻容精度要求

- 电阻精度 $\pm 5\%$
- 电容精度 $\pm 10\%$
- 12M 晶体精度 $\leq \pm 50\text{ppm}$
- 32.768K 晶体精度 $\leq \pm 50\text{ppm}$

32.768K 的晶体精度对 CPU 的运行影响不大，用户主要考虑晶体精度对计时的影响就可以了。

例如，用 $\pm 10\text{ppm}$ 的 32.768K 晶体一天带来的 RTC 时钟误差是 ± 0.864 秒。

晶体精度的选择还要考虑温度变化和使用时间所带来的频差，这些都可以从晶体制造商的数据表中得到。

4. 布线指南

晶体振荡电路本身是容易受到外界干扰的，同时本身也是干扰源，所以在布局布线的过程中要把握一些原则，如下：

- 振荡电路元件要尽量靠近 IC
- 振荡电路要远离其它高速时钟信号
- 振荡电路要远离天线等易受干扰区
- 晶体下最好放接地焊盘
- 晶体的金属外壳最好接地
- 时钟信号走线长度尽可能短，线宽尽可能大，与其它印制线间距尽可能大，必要时可以走内层，以及用地线包围